

SEMICONDUCTOR DEVICE

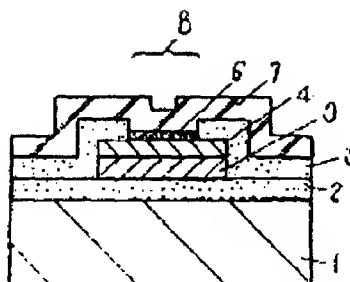
Patent number: JP1152648
Publication date: 1989-06-15
Inventor: TAKENAKA NOBUYUKI
Applicant: MATSUSHITA ELECTRONICS CORP
Classification:
- international: **H01L21/768; H01L21/70; (IPC1-7): H01L21/90**
- european:
Application number: JP19870311507 19871209
Priority number(s): JP19870311507 19871209

Report a data error here

Abstract of JP1152648

PURPOSE:To realize the practical application of a multilayer wiring structure where its connecting state of wiring is highly efficient, by possessing a laminated film consisting of the first and second metallic films, an insulating film formed on the above laminated film, an aperture formed at the above insulating film, and a wiring connection part which is composed of the foregoing second metallic oxide film as well as the third metallic film that are formed in the above aperture.

CONSTITUTION:A semiconductor device possesses a wiring connection part which is composed of: a lower wiring layer which is composed of the first aluminum film 3 of about 1 μ m thickness as well as a tin film 4 of about 0.3 μ m thickness which are formed on a silicon substrate 1 through an interlayer film 2 consisting of a silicon oxide film and phosphorus silicate glass; an insulating film 5 having the thickness of about 0.8 μ m which is comprised of the silicon oxide film that is formed with a plasma excited CVD process as well as a silicon nitride film; a contact hole 8 which is made at the insulating film 5; a tin dioxide film (metallic oxide film) 6 which is electrically conductive and has the thickness of about 0.2 μ m and is formed by oxidizing the tin film 4 that is exposed in the contact hole 8; and the second aluminum film 7 which is about 1 μ m thick and is formed on the above metallic oxide film 6 and on the foregoing insulating film 5.



Data supplied from the **esp@cenet** database - Worldwide

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平1-152648

⑬ Int.Cl.⁴

識別記号

庁内整理番号

⑭ 公開 平成1年(1989)6月15日

H 01 L 21/90

A-6708-5F

審査請求 未請求 発明の数 1 (全3頁)

⑮ 発明の名称 半導体装置

⑯ 特 願 昭62-311507

⑰ 出 願 昭62(1987)12月9日

⑱ 発 明 者 竹 中 信 之 大阪府門真市大字門真1006番地 松下電子工業株式会社内
⑲ 出 願 人 松下電子工業株式会社 大阪府門真市大字門真1006番地
⑳ 代 理 人 弁理士 中尾 敏男 外1名

明 細 書

1、発明の名称

半導体装置

2、特許請求の範囲

(1) 第1の金属膜と第2の金属膜からなる積層膜と、同積層膜上に形成された絶縁膜と、同絶縁膜に形成された開口部と、同開口部内に形成された前記第2の金属膜の酸化膜および第3の金属膜とで構成される配線接続部を具備することを特徴とする半導体装置。

(2) 前記第2の金属膜の酸化膜が導電性酸化膜であることを特徴とする特許請求の範囲第1項に記載の半導体装置。

3、発明の詳細な説明

産業上の利用分野

本発明は多層配線を備えた半導体集積回路の新規な構造に関する。

従来の技術

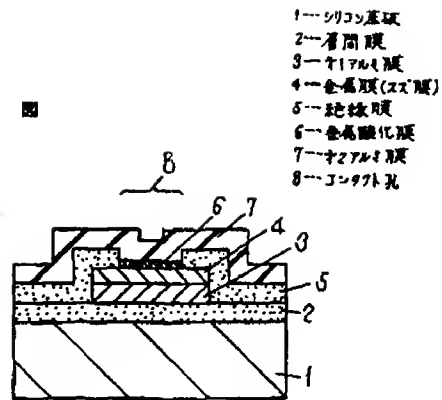
半導体集積回路の集積度を向上させる為に多層配線構造が多用されている。従来の多層配線の上下配線層間

の接続部は、第2図にその要部の断面図を示すように、シリコン基板11上にシリコン酸化膜等からなる層間膜12を介して形成された第1のアルミ膜13と、同第1のアルミ膜13上に形成された絶縁膜14と、絶縁膜14に開口されたコンタクト孔15と、コンタクト孔15内および絶縁膜14上に形成された第2のアルミ膜16とで構成されている。

発明が解決しようとする問題点

従来構造の多層配線間接続部では第1アルミ膜13と第2アルミ膜16がコンタクト孔15内で直接接触しているが、アルミ膜は酸化されやすいため第1アルミ膜13と第2アルミ膜16の間に絶縁性の高いアルミナ(Al₂O₃)が形成されてコンタクト抵抗を増大させることがあった。このため、従来の多層配線構造では、第2アルミ膜16形成前に第1アルミ膜13の表面のアルミナを除去する必要があった。しかしながら、アルミナの除去工程は安定性が高くないので多層配線集積回路の製造歩留を下げることとなっていた。

第 1 図



第 2 図

